

#3
6-6-01

Docket No.: 49657-911

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

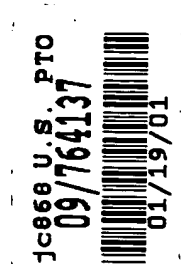
Yoshihito OCHI, et al.

Serial No.:

Group Art Unit:

Filed: January 19, 2001

Examiner:



For: CIRCUIT SIMULATING APPARATUS PERFORMING SIMULATION WITH
UNNECESSARY CIRCUIT DISCONNECTED

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
Washington, DC 20231

Sir:

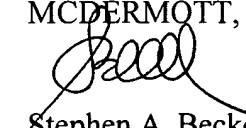
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2000-215558,
filed July 17, 2000

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:klm
Date: January 19, 2001
Facsimile: (202) 756-8087

49657-911
JANUARY 19, 2001
OCH1 et al.

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 7月17日

出 願 番 号
Application Number:

特願2000-215558

出 願 人
Applicant(s):

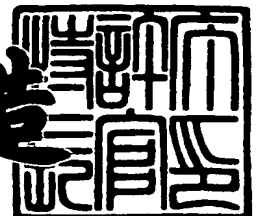
三菱電機株式会社
三菱電機システムエル・エス・アイ・デザイン株式会社



2000年 8月11日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3063986

【書類名】 特許願

【整理番号】 524851JP01

【提出日】 平成12年 7月17日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 17/50

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 越智 麗仁

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 牟田 哲也

【発明者】

【住所又は居所】 兵庫県伊丹市中央3丁目1番17号 三菱電機システム
エル・エス・アイ・デザイン株式会社内

【氏名】 中村 旨生

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【特許出願人】

【識別番号】 391024515

【氏名又は名称】 三菱電機システムエル・エス・アイ・デザイン株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100091409

【弁理士】

【氏名又は名称】 伊藤 英彦

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100096792

【弁理士】

【氏名又は名称】 森下 八郎

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 回路シミュレーション装置、回路シミュレーション方法および回路シミュレーションプログラムを記録した記録媒体

【特許請求の範囲】

【請求項 1】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション装置であって、

回路図データからネットリストを抽出するための抽出手段と、

不要回路切離し端子を指定するための指定手段と、

前記指定手段によって指定された不要回路切離し端子に基づいて、前記抽出手段によって抽出されたネットリストから不要回路を切離したネットリストを作成するための切離し手段と、

前記切離し手段によって作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するための作成手段と、

前記作成手段によって作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうためのシミュレーション手段とを含む回路シミュレーション装置。

【請求項 2】 前記切離し手段は、前記指定手段によって指定された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、

前記抽出手段によって抽出されたネットリスト上で、前記回路認識手段によって不要回路側であると認識された不要回路切離し端子に電源またはグランドを接続する記述を追加し、かつ前記不要回路との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む、請求項 1 記載の回路シミュレーション装置。

【請求項 3】 前記切離し手段は、前記指定手段によって指定された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、

前記回路認識手段によって主回路側であると認識された不要回路切離し端子が

主回路の複数の素子に接続されている場合には、前記抽出手段によって抽出されたネットリスト上で、当該主回路側の不要回路切離し端子と回路切替え用素子との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む、請求項 1 記載の回路シミュレーション装置。

【請求項 4】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション装置であって、

回路図データからネットリストを抽出するための抽出手段と、

回路切替え用素子を特定するための特定手段と、

前記特定手段によって特定された回路切替え用素子に基づいて、前記抽出手段によって抽出されたネットリストから不要回路を切離したネットリストを作成するための切離し手段と、

前記切離し手段によって作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するための作成手段と、

前記作成手段によって作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうためのシミュレーション手段とを含む回路シミュレーション装置。

【請求項 5】 前記切離し手段は、前記特定手段によって特定された回路切替え用素子に接続される不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、

前記抽出手段によって抽出されたネットリスト上で、前記回路認識手段によって不要回路側であると認識された不要回路切離し端子に電源またはグランドを接続する記述を追加し、かつ前記不要回路との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む、請求項 4 記載の回路シミュレーション装置。

【請求項 6】 前記切離し手段は、前記特定手段によって特定された回路切替え用素子に接続された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、

前記回路認識手段によって主回路側であると認識された不要回路切離し端子が

主回路の複数の素子に接続されている場合には、前記抽出手段によって抽出されたネットリスト上で、当該主回路側の不要回路切離し端子と回路切替え用素子との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む、請求項 4 記載の回路シミュレーション装置。

【請求項 7】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法であって、

回路図データからネットリストを抽出するステップと、

不要回路切離し端子を指定するステップと、

前記指定された不要回路切離し端子に基づいて、前記抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、

前記作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、

前記作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む回路シミュレーション方法。

【請求項 8】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法であって、

回路図データからネットリストを抽出するステップと、

回路切替え用素子を特定するステップと、

前記特定された回路切替え用素子に基づいて、前記抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、

前記作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、

前記作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む回路シミュレーション方法。

【請求項 9】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法をコンピュータに実行させるためのプログラムを記録したコンピュータで読取可能な記録媒体であって、

前記回路シミュレーション方法は、回路図データからネットリストを抽出するステップと、

不要回路切離し端子を指定するステップと、

前記指定された不要回路切離し端子に基づいて、前記抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、

前記作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、

前記作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む、コンピュータで読取可能な記録媒体。

【請求項 1 0】 主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法をコンピュータに実行させるためのプログラムを記録したコンピュータで読取可能な記録媒体であって、

前記回路シミュレーション方法は、回路図データからネットリストを抽出するステップと、

回路切替え用素子を特定するステップと、

前記特定された回路切替え用素子に基づいて、前記抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、

前記作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、

前記作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む、コンピュータで読取可能な記録媒体。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、L S I (Large Scale Integrated circuit) の回路が、設計仕様に沿った回路機能を実現しているかを解析する回路シミュレーション装置に関し、特に、解析する必要のない不要回路を含んだ回路を解析する回路シミュレーション装置、その方法およびそのプログラムを記録した記録媒体に関する。

【 0 0 0 2 】

【従来の技術】

近年、L S I の高集積化、多機能化に伴い、その回路規模は増大する傾向にあ

り、L S I の開発に要する時間も長くなりつつある。この開発期間を短縮する方法の 1 つとして、L S I の設計段階における回路の動作を検証する回路シミュレーション装置の高速化を挙げることができる。

【 0 0 0 3 】

図 8 は、従来の回路シミュレーション装置の概略構成を示すブロック図である。この回路シミュレーション装置は、論理回路図データ 1 0 1 からネットリストを抽出するネットリスト抽出部 1 0 2 と、ネットリスト抽出部 1 0 2 によって抽出されたネットリストを格納するネットリスト格納部 1 0 3 と、論理回路図で使用する論理ゲート等のモデルパラメータを格納するモデルパラメータ格納部 1 0 4 と、ネットリスト格納部 1 0 3 に格納されたネットリスト、モデルパラメータ格納部 1 0 4 に格納されたモデルパラメータおよび解析条件 1 0 5 を参照して、シミュレーション用の入力ファイルを作成するシミュレーション用入力ファイル作成部 1 0 6 と、シミュレーション用入力ファイルが格納されるシミュレーション用入力ファイル格納部 1 0 7 と、シミュレーション用入力ファイルおよび予め作成されたテストパターンを用いて回路シミュレーションを実行する回路シミュレーション部 1 0 8 と、シミュレーション結果が格納されるシミュレーション結果格納部 1 0 9 とを含む。

【 0 0 0 4 】

ネットリスト抽出部 1 0 2 は、論理回路設計工程における回路設計で得られた論理回路図データ 1 0 1 を参照して、論理回路の各回路構成素子間の接続関係を記述したネットリストを作成する。シミュレーション用入力ファイル作成部 1 0 6 は、ネットリストを参照し、各回路構成素子の電気特性を表わすモデルパラメータをモデルパラメータ格納部 1 0 4 から抽出して、ネットリストにモデルパラメータおよび解析条件 1 0 5 を付加したシミュレーション入力ファイルを作成する。回路シミュレーション部 1 0 8 は、シミュレーション入力ファイルおよびテストパターンに従って解析を行い、その解析結果をシミュレーション結果格納ファイル 1 0 9 に格納する。なお、解析条件 1 0 5 には、電源電圧や配線の負荷容量などの条件が含まれる。

【 0 0 0 5 】

図 9 は、不要回路を含んだ論理回路の一例を示す図である。一般に、L S I の論理回路には、回路の遅延調整用回路等のように最終的に L S I の機能と関係のない、不要となる回路（以下、不要回路と呼ぶ。）1 1 9 が含まれている。図 9 に示すように、不要回路 1 1 9 は、回路切替え用素子（高抵抗素子など）1 2 0 および 1 2 1 を介して回路設計で得られた主回路 1 1 8 に接続されている。回路切替え用素子 1 2 0 および 1 2 1 は、主回路 1 1 8 と不要回路 1 1 9 との接続を切離すための不要回路切離し端子 1 2 2 ～ 1 2 5 が付加されている。なお、主回路 1 1 8 には、主回路 1 1 8 に信号を入力する入力端子 1 2 6 と、主回路 1 1 8 から信号を出力する出力端子 1 2 7 とが含まれる。

【 0 0 0 6 】

シミュレーション用入力ファイル作成部 1 0 6 が作成したシミュレーション用入力ファイルには、この不要回路 1 1 9 の情報も含まれている。したがって、回路シミュレーション部 1 0 8 は、不要回路 1 1 9 を含んだ論理回路全体の回路シミュレーションを行なうことになる。

【 0 0 0 7 】

【発明が解決しようとする課題】

上述したように、従来の論理シミュレーション装置においては、不要回路 1 1 9 を含んだ論理回路全体の回路シミュレーションを実行するので、回路シミュレーションに要する時間が長くなり、L S I の開発期間が長くなるという問題点があった。

【 0 0 0 8 】

本発明は、上記問題点を解決するためのなされたものであり、第 1 の目的は、解析対象となる回路構成要素を削減して、解析時間を削減した回路シミュレーション装置、その方法およびそのプログラムを記録した記録媒体を提供することである。

【 0 0 0 9 】

第 2 の目的は、解析する必要のない回路構成要素を効率良く指定することが可能な回路シミュレーション装置、その方法およびそのプログラムを記録した記録媒体を提供することである。

【 0 0 1 0 】

【課題を解決するための手段】

請求項 1 に記載の回路シミュレーション装置は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション装置であって、回路図データからネットリストを抽出するための抽出手段と、不要回路切離し端子を指定するための指定手段と、指定手段によって指定された不要回路切離し端子に基づいて、抽出手段によって抽出されたネットリストから不要回路を切離したネットリストを作成するための切離し手段と、切離し手段によって作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するための作成手段と、作成手段によって作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうためのシミュレーション手段とを含む。

【 0 0 1 1 】

回路シミュレーション手段は、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【 0 0 1 2 】

請求項 2 に記載の回路シミュレーション装置は、請求項 1 記載の回路シミュレーション装置であって、切離し手段は、指定手段によって指定された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、抽出手段によって抽出されたネットリスト上で、回路認識手段によって不要回路側であると認識された不要回路切離し端子に電源またはグランドを接続する記述を追加し、かつ不要回路との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む。

【 0 0 1 3 】

したがって、切離しネットリスト作成手段は、主回路から不要回路を切離す処理を適切に行なうことが可能となる。

【 0 0 1 4 】

請求項 3 に記載の回路シミュレーション装置は、請求項 1 記載の回路シミュレーション装置であって、切離し手段は、指定手段によって指定された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、回路認識手段によって主回路側であると認識された不要回路切離し端子が主回路の複数の素子に接続されている場合には、抽出手段によって抽出されたネットリスト上で、当該主回路側の不要回路切離し端子と回路切替え用素子との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む。

【 0 0 1 5 】

切離しネットリスト作成手段は、不要回路以外に回路切替え用素子も切離すので、さらに解析対象を削減することができ、回路シミュレーションに要する時間を削減することが可能となる。

【 0 0 1 6 】

請求項 4 に記載の回路シミュレーション装置は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション装置であって、回路図データからネットリストを抽出するための抽出手段と、回路切替え用素子を特定するための特定手段と、特定手段によって特定された回路切替え用素子に基づいて、抽出手段によって抽出されたネットリストから不要回路を切離したネットリストを作成するための切離し手段と、切離し手段によって作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するための作成手段と、作成手段によって作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうためのシミュレーション手段とを含む。

【 0 0 1 7 】

回路シミュレーション手段は、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【 0 0 1 8 】

請求項 5 に記載の回路シミュレーション装置は、請求項 4 記載の回路シミュレ

ーション装置であって、切離し手段は、特定手段によって特定された回路切替え用素子に接続される不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、抽出手段によって抽出されたネットリスト上で、回路認識手段によって不要回路側であると認識された不要回路切離し端子に電源またはグランドを接続する記述を追加し、かつ不要回路との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む。

【0019】

したがって、切離しネットリスト作成手段は、主回路から不要回路を切離す処理を適切に行なうことが可能となる。

【0020】

請求項6に記載の回路シミュレーション装置は、請求項4に記載の回路シミュレーション装置であって、切離し手段は、特定手段によって特定された回路切替え用素子に接続された不要回路切離し端子が主回路側であるか、不要回路側であるかを認識するための回路認識手段と、回路認識手段によって主回路側であると認識された不要回路切離し端子が主回路の複数の素子に接続されている場合には、抽出手段によって抽出されたネットリスト上で、当該主回路側の不要回路切離し端子と回路切替え用素子との接続を切離す記述を追加するための切離しネットリスト作成手段とを含む。

【0021】

切離しネットリスト作成手段は、不要回路以外に回路切替え用素子も切離すので、さらに解析対象を削減することができ、回路シミュレーションに要する時間を削減することが可能となる。

【0022】

請求項7に記載の回路シミュレーション方法は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法であって、回路図データからネットリストを抽出するステップと、不要回路切離し端子を指定するステップと、指定された不要回路切離し端子に基づいて、抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション

用入力ファイルを作成するステップと、作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む。

【 0 0 2 3 】

不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【 0 0 2 4 】

請求項 8 に記載の回路シミュレーション方法は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法であって、回路図データからネットリストを抽出するステップと、回路切替え用素子を特定するステップと、特定された回路切替え用素子に基づいて、抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む。

【 0 0 2 5 】

不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【 0 0 2 6 】

請求項 9 に記載のコンピュータで読取可能な記録媒体は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法をコンピュータに実行させるためのプログラムを記録した記録媒体であって、回路シミュレーション方法は、回路図データからネットリストを抽出するステップと、不要回路切離し端子を指定するステップと、指定された不要回路切離し端子に基づいて、抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、作成されたネットリスト、モデルパラメータおよび解析条件を参

照して、シミュレーション用入力ファイルを作成するステップと、作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む。

【0027】

不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【0028】

請求項10に記載のコンピュータで読取可能な記録媒体は、主回路と不要回路とが回路切替え用素子で接続された回路を解析する回路シミュレーション方法をコンピュータに実行させるためのプログラムを記録した記録媒体であって、回路シミュレーション方法は、回路図データからネットリストを抽出するステップと、回路切替え用素子を特定するステップと、特定された回路切替え用素子に基づいて、抽出されたネットリストから不要回路を切離したネットリストを作成するステップと、作成されたネットリスト、モデルパラメータおよび解析条件を参照して、シミュレーション用入力ファイルを作成するステップと、作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行なうステップとを含む。

【0029】

不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【0030】

【発明の実施の形態】

（実施の形態1）

図1は、本発明の実施の形態における回路シミュレーション装置の概略構成を示す図である。この回路シミュレーション装置は、コンピュータ本体1、グラフ

ィックディスプレイ装置 2、FD (Floppy Disk) 4 が装着される FD ドライブ 3、キーボード 5、マウス 6、CD-ROM (Compact Disc-Read Only Memory) 8 が装着される CD-ROM 装置 7、およびネットワーク通信装置 9 を含む。回路シミュレーションプログラムは、FD 4 または CD-ROM 8 等の記憶媒体によって供給される。回路シミュレーションプログラムはコンピュータ本体 1 によって実行され、回路シミュレーションが行われる。また、回路シミュレーションプログラムは他のコンピュータより通信回線を経由し、コンピュータ本体 1 に供給されてもよい。

【0031】

また、コンピュータ本体 1 は、CPU 10、ROM (Read Only Memory) 11、RAM (Random Access Memory) 12 およびハードディスク 13 を含む。CPU 10 は、グラフィックディスプレイ装置 2、磁気テープ装置 3、キーボード 5、マウス 6、CD-ROM 装置 7、ネットワーク I/F 9、ROM 11、RAM 12 またはハードディスク 13 との間でデータを入出力しながら処理を行なう。FD 4 または CD-ROM 8 に記録された回路シミュレーションプログラムは、CPU 10 により FD ドライブ 3 または CD-ROM 装置 7 を介して一旦ハードディスク 13 に格納される。CPU 10 は、ハードディスク 13 から適宜回路シミュレーションプログラムを RAM 12 にロードして実行することによって回路シミュレーションを行なう。

【0032】

図 2 は、本発明の実施の形態における回路シミュレーション装置の機能的構成を示すブロック図である。回路シミュレーション装置は、論理回路図データ 21 からネットリストを抽出するネットリスト抽出部 22 と、ネットリスト抽出部 22 によって抽出されたネットリストを格納するネットリスト格納部 23 と、不要回路の切離し端子の指定を行なう不要回路切離し端子指定部 24 と、論理回路が主回路であるか不要回路であるかの認識を行なう回路認識部 25 と、不要回路を主回路から切離した後のネットリストを作成する不要回路切離し部 26 と、不要回路が切離された後のネットリストを格納する不要回路切離しネットリスト格納部 27 と、論理回路図で使用される論理ゲート等のモデルパラメータを格納する

モデルパラメータ格納部 28 と、不要回路切離しネットリスト格納部 27 に格納された不要回路切離しネットリスト、モデルパラメータ格納部 28 に格納されたモデルパラメータおよび解析条件 29 を参照して、シミュレーション用の入力ファイルを作成するシミュレーション用入力ファイル作成部 30 と、シミュレーション用入力ファイルが格納されるシミュレーション用入力ファイル格納部 31 と、シミュレーション用入力ファイルおよび予め作成されたテストパターンを用いて回路シミュレーションを実行する回路シミュレーション部 32 と、シミュレーション結果が格納されるシミュレーション結果格納部 33 とを含む。

【0033】

ネットリスト抽出部 22 は、論理回路設計工程における回路設計で得られた論理回路図データ 21 を参照して、論理回路の各回路構成素子間の接続関係を記述したネットリストを作成し、そのネットリストをネットリスト格納部 23 に格納する。

【0034】

不要回路切離し端子指定部 24 は、主回路から切離したい不要回路の不要回路切離し端子（ノード番号など）を指定する。たとえば、図 3 に示す主回路 38 と、不要回路 39 との接続を切離す不要回路切離し端子 42 ～ 45 が指定される。

【0035】

回路認識部 25 は、ネットリスト格納部 23 に格納されたネットリストを参照して、主回路 38 の入力端子 46 または出力端子 47 から検索を行い、不要回路切離し端子指定部 24 によって指定された不要回路切離し端子 42 ～ 45 を検出すると、不要回路切離し端子 42 ～ 45 の検索経路側の回路を主回路 38 と認識し、その反対側の回路を不要回路 39 と認識して、その情報（以下、回路認識情報と呼ぶ。）を不要回路切離し部 26 へ出力する。

【0036】

不要回路切離し部 26 は、回路認識部 25 から回路認識情報を入力すると、ネットリストにおける不要回路 39 側の不要回路切離し端子 43 および 45 に電源または GND（グランド）を接続する接続記述を付加し、かつ不要回路 39 側の不要回路切離し端子 43 および 45 に接続される素子記述をそれぞれコメント記

述に変換するか、素子記述を削除し、不要回路 3 9 を切離した不要回路切離しネットリストを作成して不要回路切離しネットリスト格納部 2 7 に格納する。

【0 0 3 7】

シミュレーション用入力ファイル作成部 3 0 は、不要回路切離しネットリスト格納部 2 7 に格納された不要回路切離しネットリストを抽出し、各回路構成素子の電気特性を表わすモデルパラメータをモデルパラメータ格納部 2 8 から抽出し、モデルパラメータおよび解析条件 2 9 を付加したシミュレーション入力ファイルを作成する。回路シミュレーション部 3 2 は、シミュレーション入力ファイルおよびテストパターンに従って解析を行い、その解析結果をシミュレーション結果格納ファイル 3 3 に格納する。

【0 0 3 8】

図 4 は、本実施の形態における回路シミュレーション装置の処理手順を説明するためのフローチャートである。まず、ネットリスト抽出部 2 2 は、論理回路図データ 2 1 を入力し、ネットリストを作成してネットリスト格納部 2 3 に格納する（S 1）。そして、不要回路切離し端子指定部 2 4 は、ユーザによって不要回路切離し端子が指定されたか否かを判定する（S 2）。ユーザによって不要回路切離し端子が指定されていないならば（S 2, N o）、ステップ S 2 の処理を繰返す。また、ユーザによって不要回路切離し端子が指定されていれば（S 2, Y e s）、その情報を回路認識部 2 5 へ出力する。

【0 0 3 9】

次に、回路認識部 2 5 は、ユーザによって指定された不要回路切離し端子が入力されると、上述した方法によってその不要回路切離し端子を検索する。そして、検索経路側の回路を主回路 3 8 と認識し、反対側の回路を不要回路 3 9 と認識し、回路認識情報を不要回路切離し部 2 6 へ出力する（S 3）。

【0 0 4 0】

次に、不要回路切離し部 2 6 は回路認識情報を入力すると、上述した方法によって主回路と不要回路とを切離した不要回路切離しネットリストを作成し、不要回路切離しネットリスト格納部 2 7 に格納する（S 4）。

【0 0 4 1】

次に、シミュレーション用入力ファイル作成部 3 0 は、不要回路切離しネットリスト格納部 2 7 に格納された不要回路切離しネットリストに、モデルパラメータ格納部 2 8 から抽出したモデルパラメータおよび解析条件 2 9 を付加したシミュレーション用入力ファイルを作成し、シミュレーション入力ファイル格納部 3 1 に格納する（S 5）。

【0 0 4 2】

最後に、回路シミュレーション部 3 2 は、シミュレーション入力ファイルおよびテストパターンに従って解析を行い、その解析結果をシミュレーション結果格納ファイル 3 3 に格納して（S 6）、処理を終了する。

【0 0 4 3】

以上説明したように、本実施の形態における回路シミュレーション装置によれば、L S I の回路機能として最終的に不要となる回路をネットリスト上で切離した状態で回路シミュレーションを行なうようにしたので、解析対象となる回路構成要素を削減することができ、解析時間を大幅に削減することが可能となった。

【0 0 4 4】

（実施の形態 2）

図 5 は、本発明の実施の形態 2 における回路シミュレーション装置の概略構成を示すブロック図である。本実施の形態における回路シミュレーション装置の構成は、図 2 に示す実施の形態 1 における回路シミュレーション装置の構成と比較して、不要回路切離し端子指定部 2 4 が、回路切替え用素子情報リスト格納部 3 6 および回路切替え用素子検出部 3 7 に置換された点、および回路認識部の機能が異なる点のみが異なる。したがって、重複する構成および機能の詳細な説明は繰返さない。なお、回路認識部の参照符号を 2 5' として説明する。

【0 0 4 5】

回路切替え用素子情報リスト格納部 3 6 には、主回路と不要回路とを接続する回路切替え用素子を特定する情報（素子名など）を予め定義した回路切替え用素子情報リストが格納される。たとえば、図 3 に示す回路切替え用素子 4 0 および 4 1 を特定する情報が定義されたリストが格納される。

【0 0 4 6】

回路切替え用素子検出部 3 7 は、回路切替え用素子情報リスト格納部 3 6 に格納された回路切替え用素子情報リストを参照して、主回路 3 8 の入力端子 4 6 または出力端子 4 7 から検索を行い、回路切替え用素子 4 0 を検出すると、回路切替え用素子 4 0 の検索経路側の不要回路切離し端子 4 2 および 4 4 と、他方の不要回路切離し端子 4 3 および 4 5 との識別を行なう。

【 0 0 4 7 】

回路認識部 2 5' は、検索経路側の不要回路切離し端子 4 2 および 4 4 に接続される回路を主回路 3 8 と認識し、他方の不要回路切離し端子 4 3 および 4 5 に接続される回路を不要回路 3 9 と認識する。そして、回路認識部 2 5' は、その回路認識情報を不要回路切離し部 2 6 へ出力する。

【 0 0 4 8 】

図 6 は、本実施の形態における回路シミュレーション装置の処理手順を説明するためのフローチャートである。図 4 に示す実施の形態 1 における回路シミュレーション装置の処理手順と比較して、ステップ S 2 および S 3 の処理が異なる点がある。したがって、重複する処理手順の詳細な説明は繰返さない。なお、本実施の形態におけるステップ S 2 および S 3 の処理を、ステップ S 2' および S 3' として説明する。

【 0 0 4 9 】

ステップ S 2' において、回路切替え用素子検出部 3 7 は、回路切替え用素子情報リストに回路切替え用素子情報が記述されているか否かを判定する。回路切替え用素子情報が記述されていなければ (S 2' , N o) , ステップ S 2' の処理を繰返す。

【 0 0 5 0 】

また、回路切替え用素子が記述されていれば (S 2' , Y e s) 、回路切替え用素子検出部 3 7 は、回路切替え用素子の検索経路側の不要回路切離し端子と、他方の不要回路切離し端子との識別を行い、その情報を回路認識部 2 5' へ出力する。回路認識部 2 5' は、検索経路側の不要回路切離し端子に接続される回路を主回路と認識し、反対側の回路を不要回路と認識して、その回路認識情報を不要回路切離し部 2 6 へ出力する (S 3') 。

【 0 0 5 1 】

以上説明したように、本実施の形態における回路シミュレーション装置によれば、LSIの回路機能として最終的に不要となる回路をネットリスト上で切離した状態で回路シミュレーションを行なうようにしたので、解析対象となる回路構成要素を削減することができ、解析時間を大幅に削減することが可能となった。また、回路切替え用素子の情報を予め回路切替え用素子情報リストに定義し、その情報に基づいて回路切替え用素子を検索するようにしたので、実施の形態1における回路シミュレーション装置で起こり得る不要回路切離し端子の指定ミスや、指定忘れを防止することができ、効率良くかつ確実に不要回路を削除することが可能となった。

【 0 0 5 2 】

(実施の形態3)

本発明の実施の形態3における回路シミュレーション装置の構成は、図2に示す実施の形態1における回路シミュレーション装置の構成と比較して、不要回路切離し部の機能が異なる点のみが異なる。したがって、重複する構成および機能の詳細な説明は繰返さない。なお、本実施の形態における不要回路切離し部の参照符号を26'として説明する。また、図5に示す実施の形態2における回路シミュレーション装置の不要回路切離し部26を、不要回路切離し部26'に置換することも可能である。

【 0 0 5 3 】

不要回路切離し部26'は、回路認識部25または25'からの回路認識情報を入力して不要回路を切離す際、検索経路側（主回路側）の不要回路切離し端子が複数の主回路素子に接続されている場合には、不要回路側の不要回路切離し端子に電源またはGNDに接続せずに、主回路側の不要回路切離し端子を回路切替え用素子から切離す。たとえば、図3に示すように、不要回路切離し端子44は主回路38の複数の素子に接続しているため、不要回路切離し端子44から回路切替え用素子41を切離すだけで回路として成立する。不要回路切離し部26'は、このような不要回路切離し端子44に対しては、素子記述をコメント記述としたり、素子記述を削除したりすることによって回路切替え用素子41から切離

す。

【0054】

図7は、本実施の形態における回路シミュレーション装置の処理手順を説明するためのフローチャートである。図4に示す実施の形態1における処理手順と比較して、ステップS4の処理が異なる点のみが異なる。したがって、重複する処理の詳細な説明は繰返さない。なお、本実施の形態におけるステップS4の処理をステップS4'として説明する。

【0055】

ステップS4'において、不要回路切離し部26'は、検索経路側の不要回路切離し端子が複数の主回路素子に接続されていない場合には、不要回路側の不要回路切離し端子の素子記述をコメント記述としたり、素子記述を削除したりする。また、不要回路切離し部26'は、検索経路側の不要回路切離し端子が複数の主回路素子に接続されている場合には、その不要回路切離し端子の素子記述をコメント記述とするか、素子記述を削除することによって回路切替え用素子を切離す。

【0056】

以上説明したように、本実施の形態における回路シミュレーション装置によれば、実施の形態1または実施の形態2において説明した効果に加えて、ネットリスト上で主回路側の不要回路切離し端子から回路切替え用素子を切離すので、回路切替え用素子の解析が行われなくなり、さらに解析に要する時間を削減することが可能となった。

【0057】

今回開示された実施の形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0058】

【発明の効果】

請求項1に記載の回路シミュレーション装置によれば、回路シミュレーション

手段は、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となった。

【 0 0 5 9 】

請求項 2 に記載の回路シミュレーション装置によれば、切離しネットリスト作成手段は、主回路から不要回路を切離す処理を適切に行なうことが可能となった。

【 0 0 6 0 】

請求項 3 に記載の回路シミュレーション装置によれば、切離しネットリスト作成手段は、不要回路以外に回路切替え用素子も切離すので、さらに解析対象を削減することができ、回路シミュレーションに要する時間を削減することが可能となった。

【 0 0 6 1 】

請求項 4 に記載の回路シミュレーション装置によれば、回路シミュレーション手段は、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となった。

【 0 0 6 2 】

請求項 5 に記載の回路シミュレーション装置によれば、切離しネットリスト作成手段は、主回路から不要回路を切離す処理を適切に行なうことが可能となった。

【 0 0 6 3 】

請求項 6 に記載の回路シミュレーション装置によれば、切離しネットリスト作成手段は、不要回路以外に回路切替え用素子も切離すので、さらに解析対象を削減することができ、回路シミュレーションに要する時間を削減することが可能となった。

【 0 0 6 4 】

請求項 7 に記載の回路シミュレーション方法によれば、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となった。

【0 0 6 5】

請求項 8 に記載の回路シミュレーション方法によれば、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となった。

【0 0 6 6】

請求項 9 に記載のコンピュータで読取可能な記録媒体によれば、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となる。

【0 0 6 7】

請求項 1 0 に記載のコンピュータで読取可能な記録媒体によれば、不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行なうので、シミュレーションを不要回路に対して行なう必要がなく、回路シミュレーションに要する時間を削減することが可能となった。

【図面の簡単な説明】

【図 1】 本発明の実施の形態における回路シミュレーション装置の概略構成を示すブロック図である。

【図 2】 本発明の実施の形態 1 における回路シミュレーション装置の機能的構成を示すブロック図である。

【図 3】 本発明の実施の形態における回路シミュレーション装置が処理する回路切替え用素子を説明するための図である。

【図 4】 本発明の実施の形態 1 における回路シミュレーション装置の処理手順を説明するためのフローチャートである。

【図 5】 本発明の実施の形態 2 における回路シミュレーション装置の機能的構成を示すブロック図である。

【図 6】 本発明の実施の形態 2 における回路シミュレーション装置の処理手順を説明するためのフローチャートである。

【図 7】 本発明の実施の形態 3 における回路シミュレーション装置の処理手順を説明するためのフローチャートである。

【図 8】 従来の回路シミュレーション装置の機能的構成を示すブロック図である。

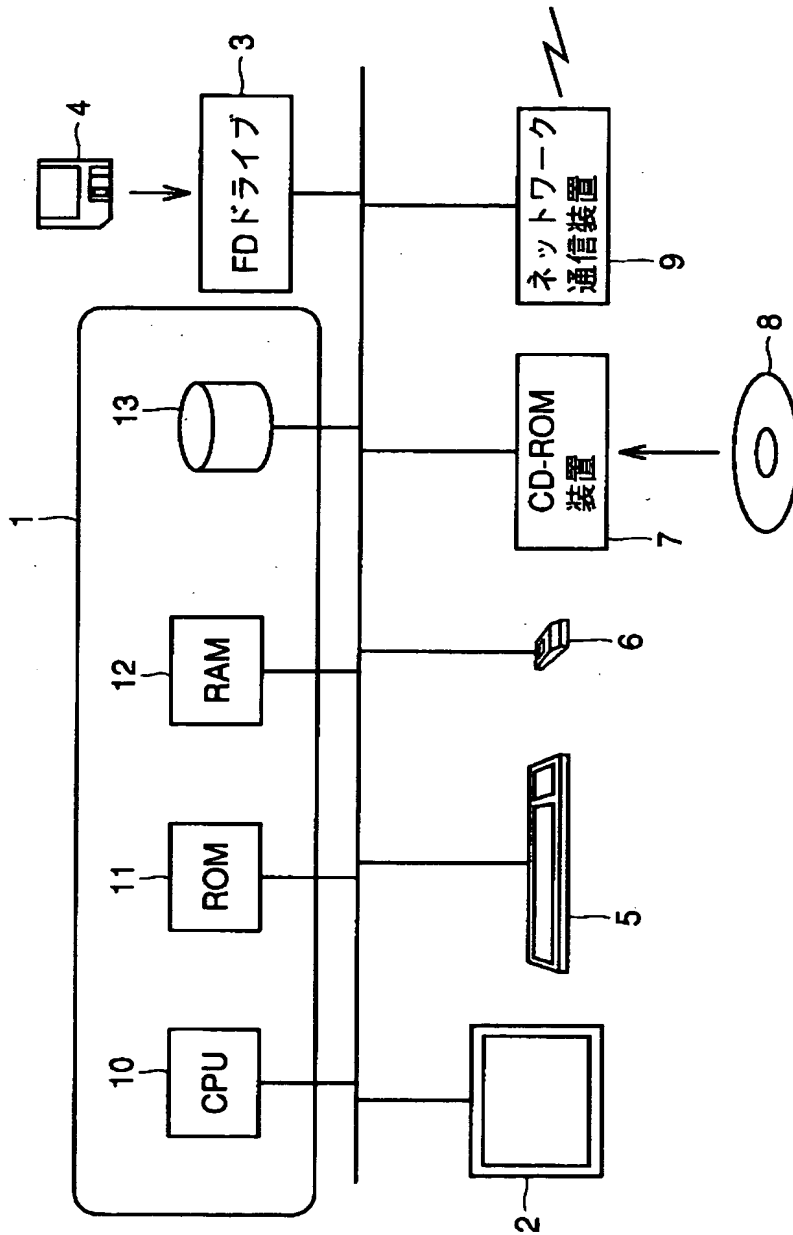
【図 9】 従来の回路シミュレーション装置が処理する回路切替え用素子を説明するための図である。

【符号の説明】

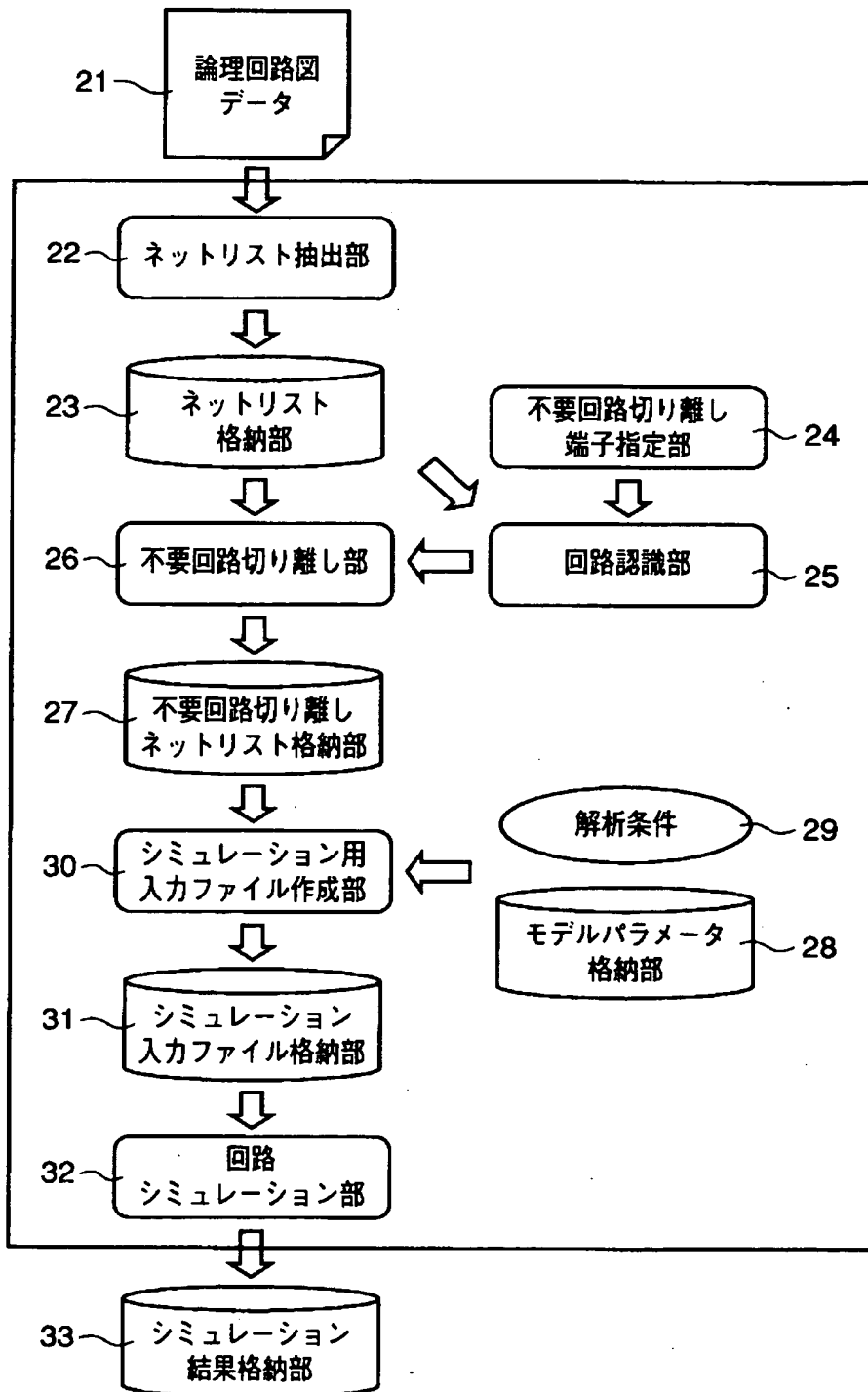
1 コンピュータ本体、2 グラフィックディスプレイ装置、3 FDドライ
ブ、4 FD、5 キーボード、6 マウス、7 CD-ROM装置、8 CD
-ROM、9 ネットワーク通信装置、10 CPU、11 ROM、12 R
AM、13 ハードディスク、21 論理回路図データ、22 ネットリスト抽
出部、23 ネットリスト格納部、24 不要回路切離し端子指定部、25、2
5' 回路認識部、26 不要回路切離し部、27 不要回路切離しネットリス
ト格納部、28、28' 不要回路削除部、29 不要回路削除ネットリスト格
納部、30 モデルパラメータ格納部、31 解析条件、32 シミュレーショ
ン用入力ファイル作成部、33 シミュレーション入力用ファイル格納部、34
回路シミュレーション部、35 シミュレーション結果格納部、36 回路切
替え用素子情報リスト格納部、37 回路切替え用素子検出部。

【書類名】 図面

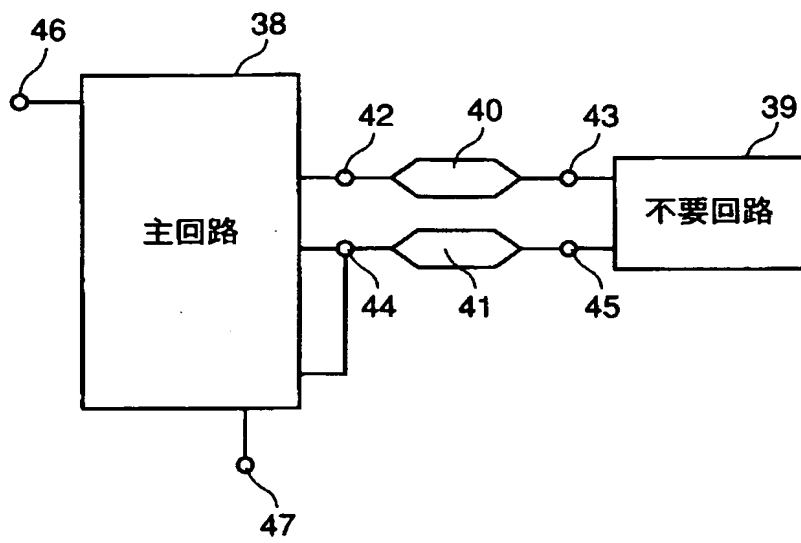
【図 1】



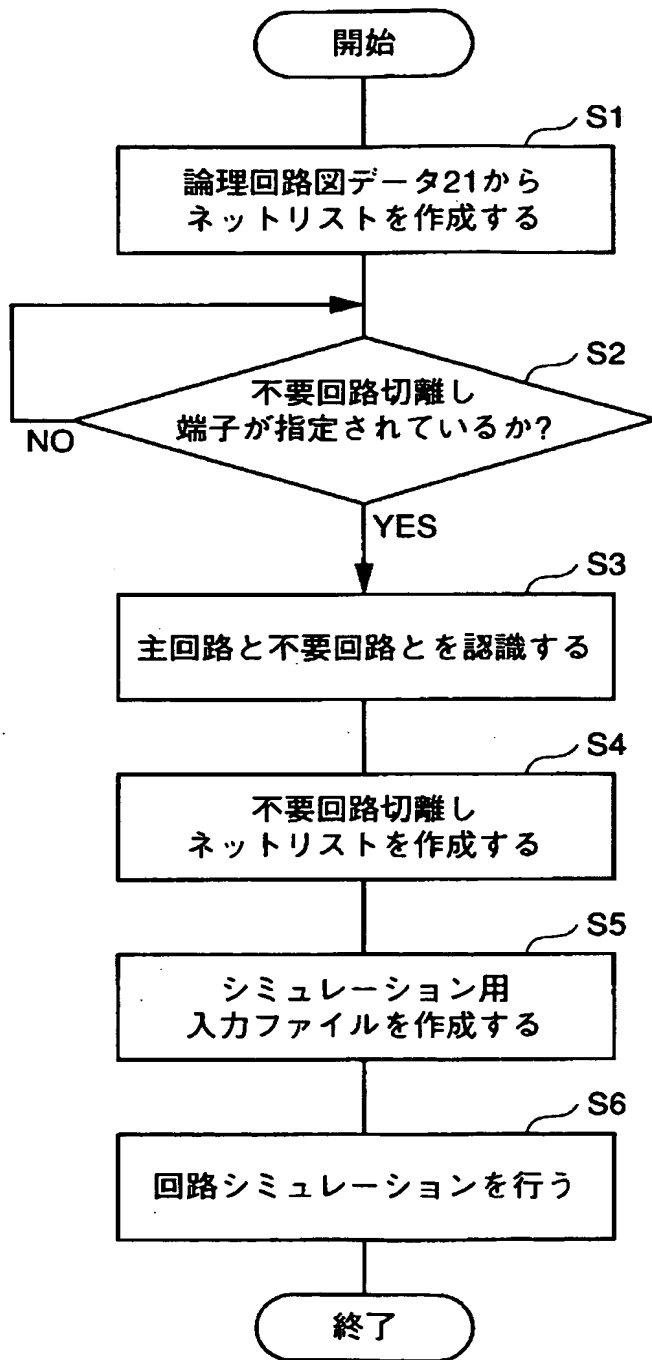
【図 2】



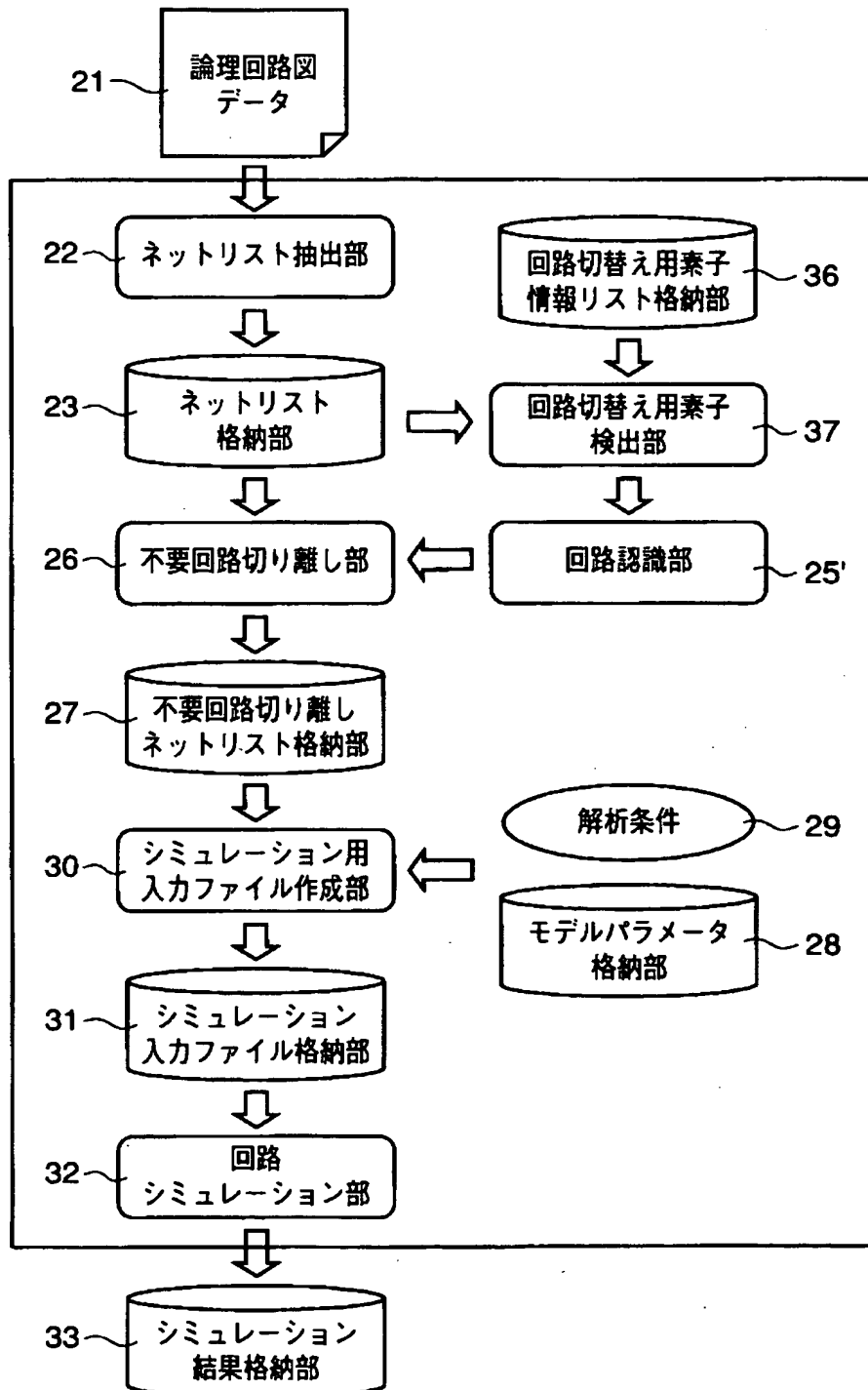
【图 3】



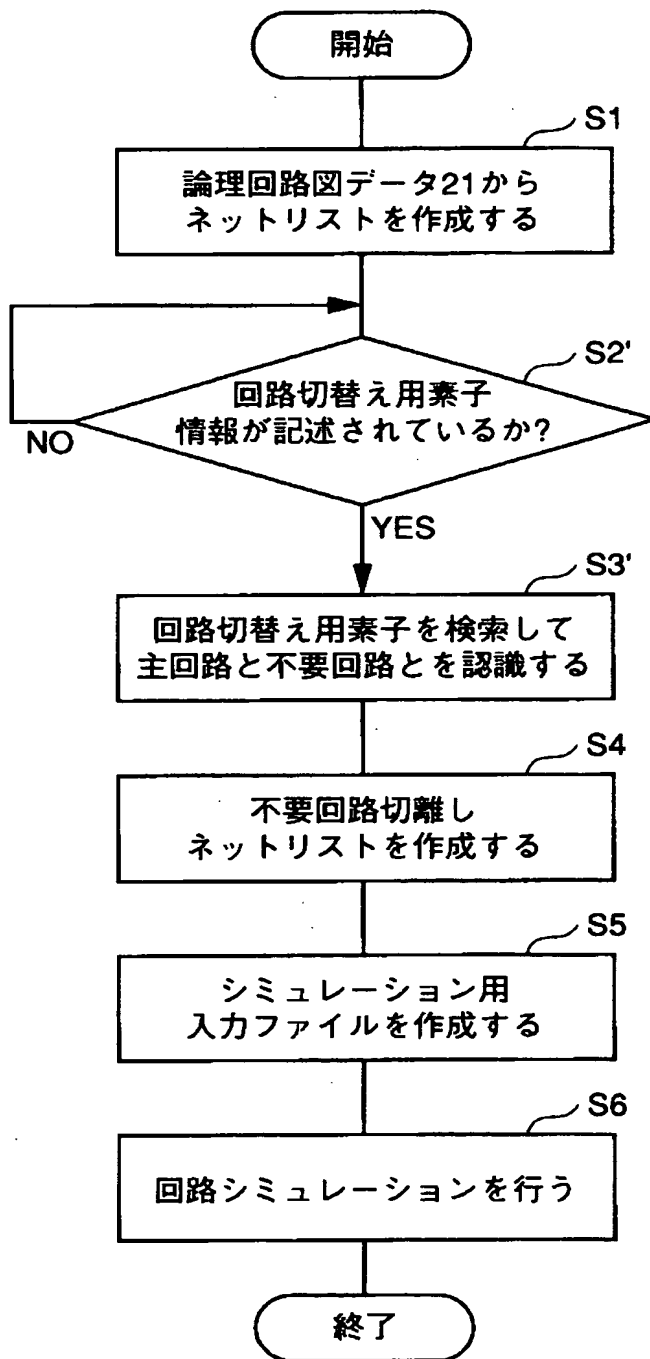
【図 4】



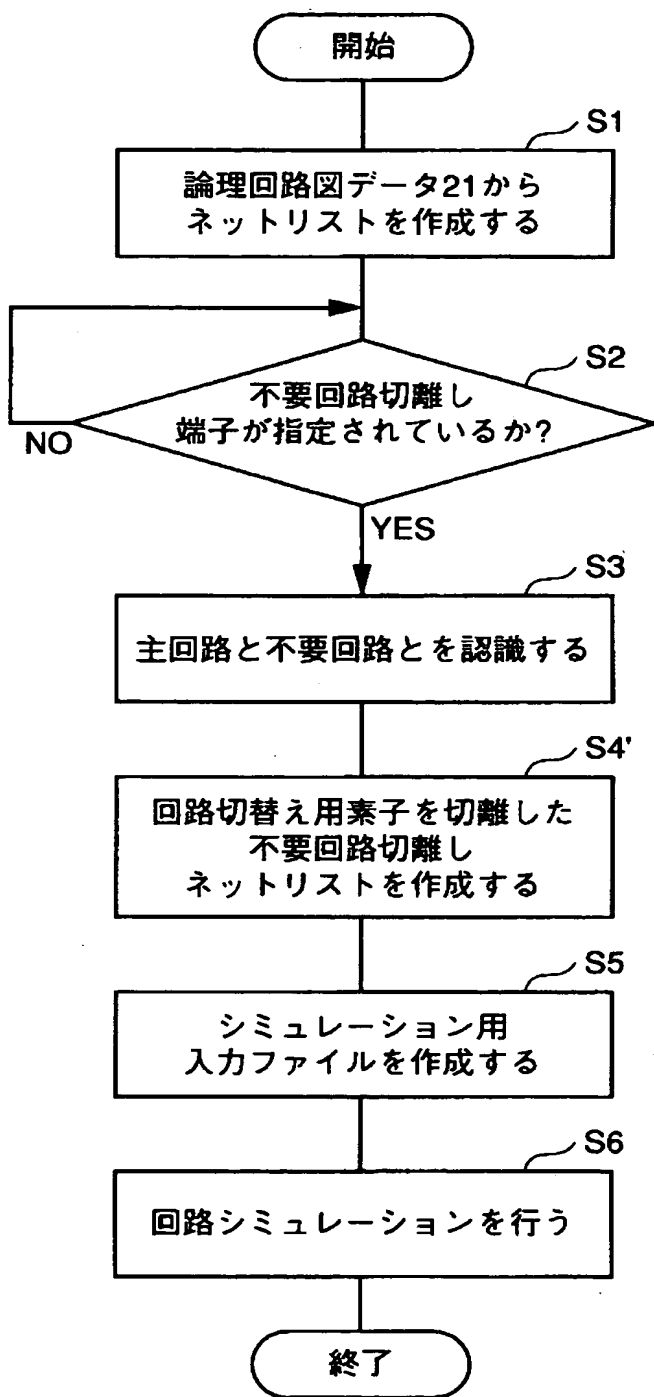
【図 5】



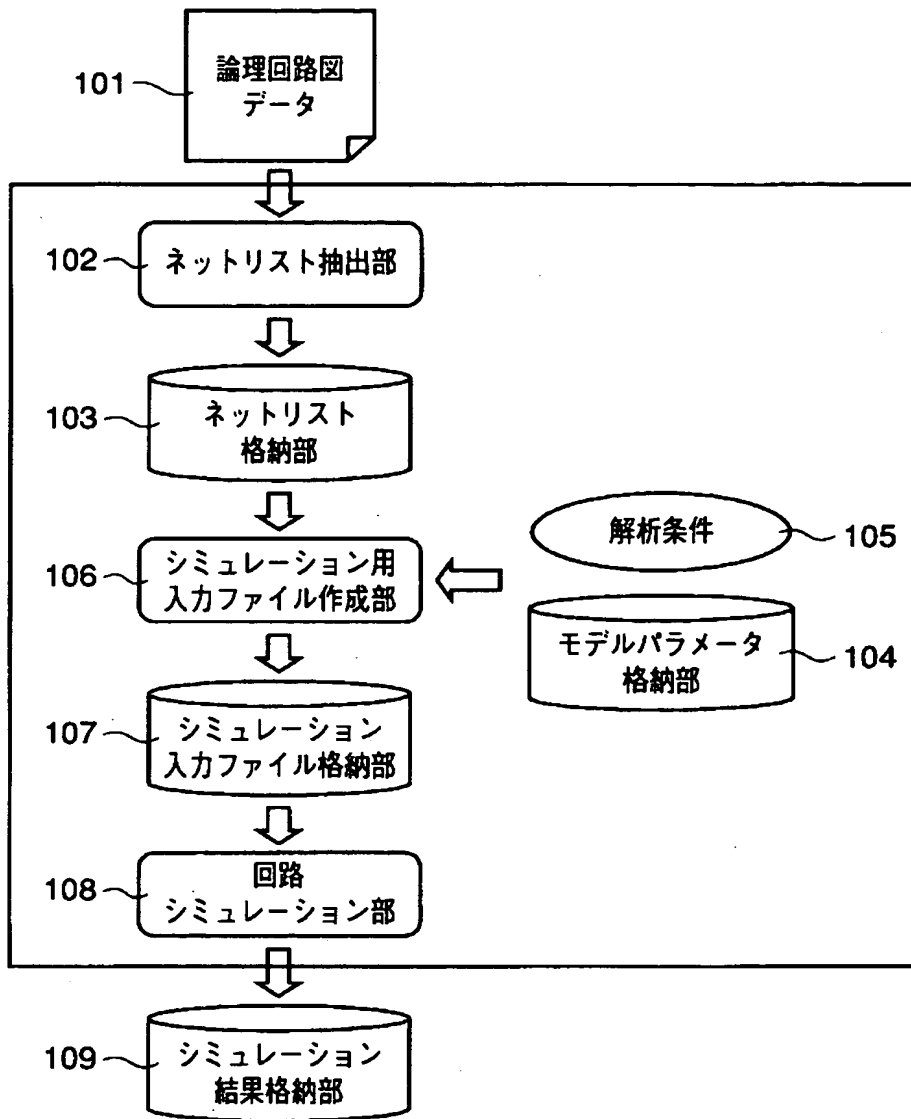
【図 6】



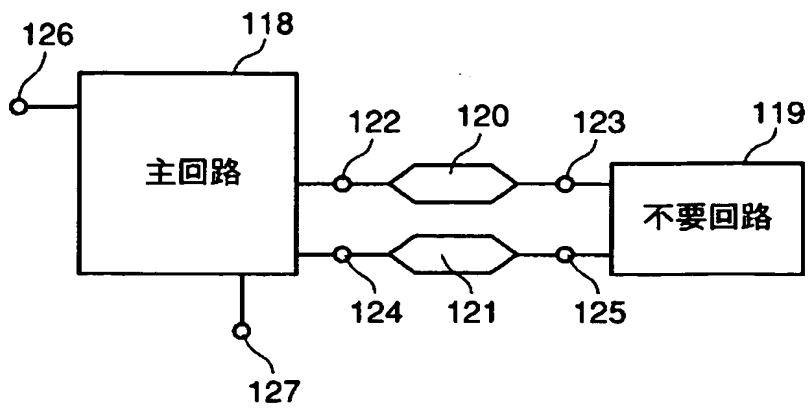
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 解析対象となる回路構成要素を削減して、解析時間を削減した回路シミュレーション装置を提供することである。

【解決手段】 回路シミュレーション装置は、回路図データからネットリストを抽出するネットリスト抽出部 2 2 と、不要回路切離し端子指定部 2 4 によって指定された不要回路切離し端子に基づいて、ネットリスト抽出部 2 2 によって抽出されたネットリストから不要回路を切離したネットリストを作成する不要回路切離し部 2 6 と、不要回路を切離したネットリストを用いて作成されたシミュレーション用入力ファイルを用いて回路シミュレーションを行う回路シミュレーション部 3 2 とを含む。不要回路を切離したネットリストから作成したシミュレーション用入力ファイルを用いて回路シミュレーションを行うので、回路シミュレーションに要する時間を削減することが可能となる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社

出 願 人 履 歴 情 報

識別番号 [391024515]

1. 変更年月日 1997年11月26日

[変更理由] 名称変更

住 所 兵庫県伊丹市中央3丁目1番17号

氏 名 三菱電機システムエル・エス・アイ・デザイン株式会社